PROCESSO SELETIVO FUNDEPAG Nº 31/2026
EDITAL DE PROCESSO SELETIVO PARA – BOLSISTA DE ESTÍMULO À INOVAÇÃO – PROJETISTA DE CIRCUITOS INTEGRADOS ANALÓGICOS TOLERANTES À RADIAÇÃO PARA ATUAÇÃO NO PROJETO MTR-VO (MISSÃO BIOMESAT).

A Fundação de Desenvolvimento da Pesquisa do Agronegócio – FUNDEPAG, na qualidade de Fundação de Apoio do Centro de Tecnologia da Informação Renato Archer – CTI Renato Archer, torna pública a abertura do processo seletivo para o preenchimento de 01 (uma) oportunidade de **Bolsista de Estímulo à Inovação – Projetista de Circuitos Integrados Analógicos Tolerantes à Radiação,** discriminada no Anexo I deste Edital.

A seleção decorrente deste Processo Seletivo visa o atendimento à necessidade do Projeto **Módulos de Microeletrônica Tolerante à Radiação para Validação em Órbita (MTR-VO) – Missão BiomeSat**, executado pelo CTI Renato Archer, por meio de sua Divisão de Projetos, Análise e Qualificação de Circuitos Eletrônicos (DIPAQ), com o apoio da FUNDEPAG.

1 - De Participação:

1.1 - A inscrição para a participação no presente processo seletivo poderá ser efetuada com o envio de e-mail para o endereço dipaq@cti.gov.br no período de 16/11/2026 à 18/11/2026 encaminhando o currículo completo (preferencialmente o link do Currículo Lattes atualizado) e dados para contato.

1.2 - Indicar no assunto do e-mail o título: **Processo Seletivo – Bolsista MTR-VO – Projetista de CI Analógico Tolerante à Radiação**.

2 – Descrição:

Número de Vagas: 01 (uma)

Dedicação: 40 (quarenta) horas semanais

Período: 36 (Trinta e seis) meses

Local de atuação: Centro de Tecnologia da Informação Renato Archer – Rodovia Dom Pedro I (SP-65), km 143,6, Amarais, Campinas/SP

Valor da bolsa R$ 8.000,00 (oito mil reais) / mês.

3 - Condições para participação:

3.1. O candidato deverá:

a) Possuir título de Doutor em Engenharia Elétrica, Engenharia Eletrônica ou áreas correlatas, com ênfase em Eletrônica, Microeletrônica e Optoeletrônica, obtido ou reconhecido/revalidado no Brasil;
b) Possuir currículo cadastrado e atualizado na Plataforma Lattes,
c) Não há restrições quanto à idade, ao fato de um estudante já ser graduado por outro curso, e quanto ao semestre/ano de ingresso do estudante na instituição,

d) Não ter sido condenado em nenhum processo por infração às leis anticorrupção, suborno ou lavagem de dinheiro e nem estar respondendo alguma ação nesse sentido.
e) Estar em dia com as obrigações eleitorais e militares;
f) Não ser empregado FUNDEPAG;
g) Possuir os requisitos e qualificações estabelecidos no Anexo I, do presente edital;
h) Fica vedada a participação em processo seletivo, de ex-funcionário da fundação, cujo afastamento, por iniciativa da empresa, tenha ocorrido em prazo inferior a 06 (seis) meses.

3.2. - Se o candidato não apresentar os documentos solicitados no Anexo I deste edital, quando solicitados e dentro do prazo fixado para tal fim, estará impedido de participar das fases subsequentes do processo seletivo.

4 - Procedimento de Avaliação dos Candidatos:

4.1 - O processo seletivo será realizado em observância às seguintes etapas:

4.1.1 - Análise do currículo, dos documentos comprobatórios fornecidos pelos candidatos para avaliação de sua conformidade com os requisitos mínimos exigidos no Anexo I, do presente Edital.

4.1.2 - Os candidatos habilitados na primeira etapa (análise dos currículos) serão convocados para uma entrevista.

4.1.3 – Em caso de necessidade, os candidatos que obtiverem aprovação na 1ª entrevista serão notificados da data, horário e local da realização da 2ª entrevista.

4.1.4 – Entrevista, de caráter classificatório, cuja avaliação obedecerá à escala de 0 (zero) a 10 (dez).

4.2 - O processo seletivo será homologado pelo representante do CTI Renato Archer.

4.3 - Será selecionado/a o/a candidato/a que obtiver maior nota na entrevista e, em caso de empate, o/a de maior idade.

5 - Da Convocação ao ingresso no projeto:

5.1 - A convocação ao ingresso no projeto obedecerá à rigorosa ordem de classificação dos candidatos e será realizada através de envio de e-mail e/ou ligação telefônica.

5.2 - São condições para a seleção e concessão de bolsa:

5.2.1 - Apresentar documentação completa, conforme relação a lhe ser entregue por ocasião da convocação.

5.2.2 – O candidato não apresentar nenhum impedimento jurídico ou de outra instituição para ingressar no projeto e receber a bolsa de estímulo à inovação.

5.3 - O candidato que, no prazo de 3 (três) dias úteis, não atender à convocação de que trata o item 5.1, será considerado como desistente e eliminado da lista de chamada do processo seletivo.

5.4. A participação do candidato selecionado no projeto se dará pelo período previsto no Plano de Trabalho e se encerrará junto com o a finalização das atividades pertinentes no projeto.

6 – Cronograma:

CRONOGRAMA

Data	Atividade	Forma de contato / divulgação
03 dias	Publicação do edital, inscrição e cadastro de currículos	Internet http://www.fundepag.br e dipaq@cti.gov.br
01 dias	Avaliação dos currículos	Interno – divulgação por e-mail e/ou telefone
01 dia	Convocação para entrevista	E-mail e/ou contato telefônico
01 dia	Entrevistas dos candidatos selecionados	Plataforma de reuniões virtuais
01 dia	Divulgação do resultado	E-mail e/ou contato telefônico
02 dias	Entrega dos documentos e formulários de oficialização	E-mail/ telefone/ plataformas próprias
A definir	Início das atividades	No Município de Campinas/SP

7 - Das Disposições Gerais:

7.1 - A aprovação e convocação do (a) candidato (a) no processo seletivo não lhe assegura o direito à participação e ingresso no Projeto, mas apenas sua expectativa, segundo a ordem de classificação.

7.2 - Este processo seletivo terá a validade de 1 (um) ano, podendo ser prorrogado por igual período, a critério do CTI Renato Archer.

7.3 - O não comparecimento a qualquer etapa implicará na exclusão automática do candidato no processo seletivo.

7.4 - É obrigação do candidato zelar pela fidelidade das informações prestadas, bem como a atualização de dados relativos a endereço e telefone.

7.5 - A participação neste processo seletivo implicará no conhecimento das presentes instruções por parte dos candidatos e no compromisso tácito de aceitação das condições do processo seletivo tais como aqui se acham estabelecidas.

São Paulo, 13 de novembro de 2026.

Antônio Álvaro Duarte de Oliveira
Diretor Presidente

ANEXO I

RESPONSABILIDADES

Atuar como projetista de circuitos integrados analógicos e de sinais mistos (AMS) no desenvolvimento dos Módulos de Microeletrônica Tolerante à Radiação para Validação em Órbita (MTR-VO), a serem embarcados nos dois primeiros satélites da missão BiomeSat, constelação de pequenos satélites voltada à observação da Terra e ao monitoramento ambiental. O(a) bolsista será responsável pela especificação, projeto, verificação, teste e apoio à qualificação para uso espacial de circuitos integrados e subsistemas eletrônicos embarcados, com ênfase nos subsistemas de energia, comunicação e sensoriamento — incluindo condicionamento e distribuição de energia, interconexão de equipamentos a bordo e detecção de radiação ionizante —, bem como pela liderança técnica do grupo de projetistas de circuitos analógicos e pela contribuição à produção técnico-científica e à proteção da propriedade intelectual do CTI Renato Archer, visando o aumento do nível de maturidade tecnológica (TRL) dos dispositivos nacionais.

DESCRIÇÃO DAS ATIVIDADES

a) Especificar os requisitos elétricos, térmicos e de robustez à radiação dos circuitos integrados e subsistemas dos MTR-VO, em articulação com as equipes da missão BiomeSat e instituições parceiras;

b) Projetar, simular e otimizar blocos analógicos e de sinais mistos para condicionamento e distribuição de energia a bordo, tais como limitadores de corrente (LCL), chaves eletrônicas de proteção de cargas úteis, reguladores de baixa queda de tensão (LDO), conversores DC/DC, fontes de referência de tensão e corrente, amplificadores operacionais e conversores digital-analógico (DAC);

c) Aplicar técnicas de projeto para aumento da robustez à radiação ionizante, incluindo transistores em configuração ELT (Enclosed Layout Transistor) e estratégias de mitigação dos efeitos de latchup;

d) Projetar e desenvolver blocos analógicos para sensores de radiação ionizante, a serem empregados como experimento da missão;

e) Elaborar layout e verificação física dos circuitos e realizar simulações pós-layout, de variabilidade e de otimização, utilizando ferramentas EDA das plataformas Cadence e MunEDA;

f) Apoiar o processo de encapsulamento dos circuitos integrados no CTI Renato Archer e o projeto de placas de circuito impresso (PCB) de teste e de interface para integração aos satélites;

g) Planejar e executar testes funcionais e de caracterização em bancada dos circuitos integrados fabricados, e apoiar os ensaios de qualificação ambiental e de radiação para uso espacial;

h) Apoiar a integração dos módulos aos subsistemas de energia, comunicação e sensoriamento dos satélites, incluindo a definição das telemetrias de corrente, tensão e temperatura e dos telecomandos necessários à validação em órbita;

i) Analisar os dados experimentais obtidos em órbita, avaliando o desempenho elétrico, térmico e sob radiação dos dispositivos, e contribuir para a criação de bases de dados e metodologias reutilizáveis;

j) Elaborar especificações, relatórios técnicos e documentos de referência, artigos científicos e apresentações em conferências e workshops nacionais e internacionais;

k) Apoiar a identificação de resultados passíveis de proteção da propriedade intelectual, incluindo depósito de patentes e registros de topografia de circuitos integrados;

l) Coordenar tecnicamente as atividades do grupo de projetistas de circuitos analógicos e contribuir para a formação de recursos humanos em microeletrônica espacial.

QUALIFICAÇÕES PROFISSIONAIS

a) Graduação em Engenharia Eletrônica, Engenharia Elétrica ou áreas correlatas, com diploma emitido ou revalidado no Brasil;

b) Doutorado em Engenharia Elétrica ou áreas correlatas, com ênfase em Eletrônica, Microeletrônica e Optoeletrônica;

c) Experiência profissional comprovada de, no mínimo, 5 (cinco) anos em projeto de circuitos integrados analógicos e/ou de sinais mistos;

d) Experiência comprovada em projeto de circuitos integrados tolerantes à radiação para aplicações espaciais (satélites e/ou CubeSats);

e) Experiência em liderança técnica de equipes de projeto de circuitos integrados;

f) Desejável: formação pelo Programa Nacional de Formação de Projetistas de Circuitos Integrados (CI-Brasil) ou capacitação equivalente;

g) Desejável: produção técnico-científica (artigos em periódicos e/ou conferências) na área de microeletrônica ou sistemas espaciais.

REQUISITOS TÉCNICOS

a) Domínio do fluxo completo de projeto de circuitos integrados analógicos e AMS: especificação, esquemático, simulação, layout, verificação física e simulação pós-layout;

b) Domínio de ferramentas de automação de projeto eletrônico (EDA), em especial das plataformas Cadence e MunEDA;

c) Conhecimento aprofundado de circuitos para gerenciamento de energia: limitadores de corrente, chaves de potência, LDOs, conversores DC/DC e fontes de referência;

d) Conhecimento dos efeitos da radiação ionizante em dispositivos MOS e de técnicas de projeto para mitigação (ex.: ELT, proteção contra latchup);

e) Conhecimento de transistores de potência PMOS e de semicondutores de banda proibida larga (WBG), em especial nitreto de gálio (GaN);

f) Conhecimento de tecnologias CMOS Bulk e SOI;

g) Experiência em teste funcional e caracterização elétrica em bancada de circuitos integrados, incluindo projeto de placas de teste;

h) Conhecimento de sistemas de distribuição de potência DC, telemetria e telecomando em satélites;

i) Inglês técnico para leitura e redação de documentos e artigos científicos.

REQUISITO OBRIGATÓRIO

Título de Doutor em Engenharia Elétrica ou área correlata, com tese ou dissertação na área de microeletrônica aplicada a sistemas espaciais, e experiência comprovada em projeto, teste e caracterização de circuitos integrados analógicos tolerantes à radiação para aplicações espaciais, demonstrada por meio do Currículo Lattes atualizado e de documentos comprobatórios.